

**MENU****SEARCH****INDEX****DETAIL****BACK****NEXT**

2/3

**JAPANESE PATENT OFFICE****PATENT ABSTRACTS OF JAPAN**(11)Publication number: **06273803**(43)Date of publication of application: **30.09.1994**

(51)Int. Cl.

**G02F 1/136****G02F 1/133****G09G 3/36**(21)Application number: **06004378**

(71)Applicant:

**HITACHI LTD**(22)Date of filing: **20.01.1994**

(72)Inventor:

**SASAKI TORU****KONDO KATSUMI**

(30)Priority

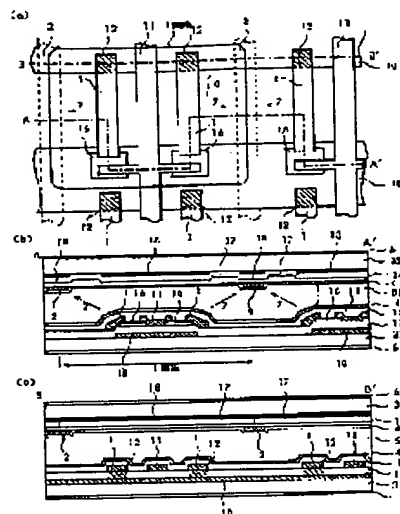
Priority number: **05 7355** Priority date: **20.01.1993** Priority country: **JP**(54) **ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE**

(57) Abstract:

**PURPOSE:** To increase a degree of freedom for the selection of a usable liquid crystal composition and an oriented film material and to prevent picture quality from being deteriorated by forming a capacitive element between a picture element electrode on one side out of the picture elements making a pair and a scanning wiring via an insulating material.

**CONSTITUTION:** The scanning wirings 10 are arranged on a substrate 31 in parallel with each other, and gate insulating film 13 and a channel layer 16 are formed, and both a rectangular first picture element electrode 1 and a signal wiring 11 are arranged so as to cross with the scanning wiring 10. The picture element electrode on the other side which forms the pair with the first picture element electrode 1 is constituted in such a way that adjacent picture elements are connected with each other, and it is formed on a substrate 32 on the other side as a stripe shape second picture element electrode 2. The second picture element electrode 2 functions almost similarly as a common electrode on a conventional active matrix liquid crystal display device.

Therefore, an electric field 7 is impressed a liquid crystal composition 50 between the first and second picture element electrodes. The capacitive element 12 is formed as structure to hold the gate insulating film 13 between by extending the first picture element electrode 1 to the scanning wiring 10.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

[MENU](#)

[SEARCH](#)

[INDEX](#)

[DETAIL](#)

[BACK](#)

[NEXT](#)

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-273803

(43)公開日 平成6年(1994)9月30日

(51)IntCl. <sup>3</sup>	識別記号	庁内整理番号
G 0 2 F 1/136	5 0 0	9119-2K
	1/133	9226-2K
G 0 9 G 3/36	5 5 0	8621-5G

F I

技術表示箇所

審査請求 未請求 発明の数 9 O L (全 10 頁)

(21)出願番号 特願平6-4378

(22)出願日 平成6年(1994)1月20日

(31)優先権主張番号 特願平5-7355

(32)優先日 平5(1993)1月20日

(33)優先権主張国 日本 (J P)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 佐々木 亨

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 近藤 克己

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

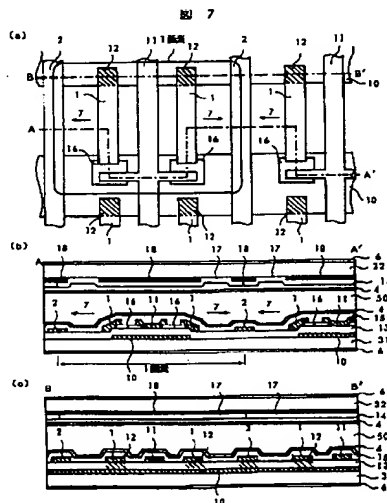
(74)代理人 弁理士 小川 勝男

(54)【発明の名称】 アクティブマトリクス型液晶表示装置

(57)【要約】

【目的】表示画質が良好で、精細度が高いアクティブマトリクス型液晶表示装置を得る。

【構成】マトリクス状の画素を構成する電極群。アクティブ素子からなる液晶駆動手段を備え、該電極群は液晶層に対して基板界面に平行な電界を印加するように対をなす短冊状の形状であって、その短辺の長さが電極間隔より短い。さらに、液晶層の比抵抗は $10^{10}\Omega\text{cm}$ 以上、誘電率は少なくとも一つの非導電性部材の誘電率より大きい。



## 【特許請求の範囲】

【請求項1】少なくとも一方が透明な一対の基板と、前記基板間に挟持された液晶組成物層と、前記基板のいずれか一方の基板の向き合った表面にマトリクス状に配置された複数の走査配線および信号配線と、対をなす画素電極と、前記画素電極および前記走査配線および信号配線に接続されたアクティブ素子と、前記各走査配線に接続された走査配線駆動手段と、前記各信号配線に接続された信号配線駆動手段とを備えた液晶表示装置において、

前記対をなす画素電極が短冊状の形状であり、その一方の電極の長辺方向が他方の電極の長辺方向とほぼ平行であって、

前記対をなす画素電極のうちの少なくとも一方の電極と、前記走査配線との間に絶縁物を介して容量素子を形成したことを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】少なくとも一方が透明な一対の基板と、前記基板間に挟持された液晶組成物層と、前記基板のいずれか一方の基板の向き合った表面にマトリクス状に配置された複数の走査配線および信号配線と、対をなす画素電極と、前記画素電極および前記走査配線および信号配線に接続されたアクティブ素子と、前記各走査配線に接続された走査配線駆動手段と、前記各信号配線に接続された信号配線駆動手段とを備えた液晶表示装置において、

前記対をなす画素電極が短冊状の形状であり、その一方の電極の長辺方向が他方の電極の長辺方向とほぼ平行であって、

前記対をなす画素電極のうちの一方の電極を、隣接する画素における対をなす画素電極のうちの一方の電極と接続し、前記対をなす画素電極のうちの他方の電極との間に絶縁物を介して容量素子を形成したことを特徴とするアクティブマトリクス型液晶表示装置。

【請求項3】前記容量素子を比抵抗が $10^{10}\Omega\text{cm}$ 以上の絶縁物を介して形成したことを特徴とする請求項1、2記載のアクティブマトリクス型液晶表示装置。

【請求項4】前記液晶組成物の比抵抗が $10^{10}\Omega\text{cm}$ 以上であることを特徴とする請求項1、2記載のアクティブマトリクス型液晶表示装置。

【請求項5】前記容量素子を構成する絶縁物の比抵抗と誘電率の積が、前記液晶組成物の比抵抗と誘電率の積の値以上であることを特徴とする請求項1、2記載のアクティブマトリクス型液晶表示装置。

【請求項6】前記走査配線駆動手段から出力される駆動信号における1垂直走査期間を、前記容量素子を構成する絶縁物の比抵抗と誘電率の積で表わされる時定数よりも小さく設定したことを特徴とする請求項1、2記載のアクティブマトリクス型液晶表示装置。

【請求項7】前記対をなす画素電極の短辺の長さが、前

記対をなす画素電極間の距離より短いことを特徴とする請求項1、2記載のアクティブマトリクス型液晶表示装置。

【請求項8】非導電性構成部材を二つ以上有し、かつそれらのうちの少なくとも一つの部材の誘電率が前記液晶組成物の誘電率よりも小さいことを特徴とする請求項1、2記載のアクティブマトリクス型液晶表示装置。

【請求項9】前記液晶組成物層に接する部材の誘電率が前記液晶組成物の誘電率よりも小さいことを特徴とする請求項1、2記載のアクティブマトリクス型液晶表示装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、量産性が良好で低コストかつ高画質のアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】従来のアクティブマトリクス型液晶表示装置では、液晶組成物層を駆動する電極として2枚の基板界面上に形成し相対向させた透明電極を用いていた。これは、液晶組成物層に印加する電界の方向を基板界面にほぼ垂直な方向とすることで動作する、ツイステッドネマチック（TN）表示方式に代表される表示方式を採用していることによる。以下、この液晶組成物層に印加する主たる電界方向が基板界面にほぼ垂直な方向である表示方式を縦電界方式と称する。

【0003】また、一方の基板上に形成した櫛歯状電極対を用いて液晶組成物層に電界を印加する方式が、例えば特公昭63-21907号により提案されている。ここで言う櫛歯状電極対は、図5中の1、2で示すような櫛の歯のような形状を有する2つの電極を互いの歯の部分が重ならず噛み合うように配置したものである。この場合、液晶組成物層を駆動する電極は透明である必要はなく、導電性が高く不透明な金属電極を用いることができる。また、液晶組成物分子の配向は、電極間に電圧を印加しない状態において、ホモニアス配向、 $90^\circ$ ツイスト配向あるいはホメオトロピック配向を取ることができ、TNモード、ゲストホスト（GH）モードあるいは電界制御複屈折（ECB）モードなどの電圧効果型表示方式や、電流効果型の動的散乱（DS）モード表示方式を用いることができる。以下、この液晶組成物層に印加する主たる電界方向が基板界面にほぼ平行な方向である表示方式を横電界方式と称する。

【0004】横電界方式の動作原理を図2および図3を用いて説明する。

【0005】図2(a)、(b)は液晶表示装置内での液晶の動作を示す断面図を、図2(c)、(d)はその平面図を表す。図2ではアクティブ素子を省略し、また、画素内での櫛歯状電極対の一部分を示した。

【0006】電圧無印加時の断面図を図2(a)に、そ

の時の平面図を図2(c)に示す。少なくとも一方が透明な一对の基板3の向き合った表面に櫛歯状の形状をした対をなす画素電極1、2が形成され、その上に配向膜4が塗布および配向処理されている。間には液晶組成物が挟持されている。棒状の液晶分子5は、画素電極1、2間に電圧が印加されない時には櫛歯状画素電極対1、2の長辺方向に対して若干の角度を持つように配向されている。上下界面上での液晶分子5の配向方向はここでは平行である場合を例に説明する。また、液晶組成物の誘電率異方性は正を想定している。

【0007】次に、櫛歯状画素電極対1、2間に電圧を与えて液晶組成物層に電界7を印加すると図2(c)、

(d)に示したように電界7の方向に液晶分子5がその向きを変える。偏光板6を所定の角度に配置することで電界印加によって光透過率を変えることが可能になる。図3に示すように、印加電圧の実効値を増大させると相対的な光透過率が変化する。このように、横電界方式によれば透明電極を使用せずにコントラストを与える表示が可能になる。

【0008】なお、図2では櫛歯状画素電極対1、2を一方の基板表面に形成したが、一对の基板両方に分けても何ら効果は変わるものではない。ただし、配線を微細化する場合や熱、外力等による種々の変形などを鑑みると、一方の基板に備えたほうがより高精度なアライメントが可能になり、望ましい。また、液晶組成物の誘電率異方性は正を想定したが、負であっても構わない。その場合には初期配向状態を画素電極の長辺方向に垂直な方向から若干の角度を持つように配向させる。さらに、偏光板6を配置する角度を変えれば、図3とは逆の傾きを有する特性を得ることもできる。

【0009】

【発明が解決しようとする課題】従来の縦電界方式のアクティブマトリクス型液晶表示装置では、透明電極の電圧変動を防止するために、透明電極に電荷蓄積用の容量素子を接続していた。しかしながら、前記の縦電界方式では、可能な限り光の利用効率を向上させるために容量素子の大きさを縮小すると、前記の透明電極に蓄積された電荷を保持するためには約 $10^{-12} \Omega \text{cm}$ 以上の極めて高い比抵抗の液晶組成物を使用する必要が生じる。このため、低い光学しきい値電圧や適切な大きさの複屈折等を有し、かつ不純物によって汚染されにくい液晶組成物の選択の自由度が大幅に限定されていた。さらに、液晶組成物層の比抵抗は基板界面上の液晶組成物分子を所定方向に配向制御する配向膜材料にも依存するため、液晶組成物層の比抵抗を高く保つ配向膜材料を用いる必要がある。このため、適切なプレチルト角(基板界面上の液晶組成物分子の傾き角)を発現し、かつ直流電荷の残留しにくい配向膜として実用可能な材料は限定されていた。これらのため、表示むらや残像などの画質劣化が発生しやすかった。

【0010】また、前記の従来の横電界方式では、電荷蓄積用の容量素子を接続していなかったため櫛歯状電極対の電圧変動を抑えることが不可能であり、表示むらが発生しやすかった。さらに、櫛歯状電極対を用いるため光の利用効率は著しく低下し、液晶表示装置の明るさを向上させることが困難になっていた。

【0011】さらに、前記の従来の横電界方式においても画素電極近傍では基板界面に垂直な方向の電界成分が発生し、この部分における光漏れによって斜め方向から見たコントラスト比が低下するという問題があった。

【0012】本発明はこれらの課題を同時に解決するもので、その第1の目的は、使用可能な液晶組成物および配向膜材料の選択の自由度を広げ、画質劣化を防止することにある。

【0013】第2の目的は、液晶表示装置の明るさを向上させることにある。

【0014】第3の目的は、斜め方向から見たコントラスト比が高い横電界方式を実現する方法を提供することにある。

【0015】

【課題を解決するための手段】前記の目的を達成するために以下の手段を用いる。

【0016】少なくとも一方が透明な一对の基板と、前記基板間に挟持された液晶組成物層と、前記基板のいずれか一方の基板の向き合った表面にマトリクス状に配置された複数の走査配線および信号配線と、対をなす画素電極と、前記画素電極および前記走査配線および信号配線に接続されたアクティブ素子と、前記各走査配線に接続された走査配線駆動手段と、前記各信号配線に接続された信号配線駆動手段とを備えた液晶表示装置において、

【手段1】前記対をなす画素電極を短冊状の形状とし、その一方の電極の長辺方向を他方の電極の長辺方向とほぼ平行とし、さらに、対をなす画素電極のうちの少なくとも一方の電極と、前記走査配線との間に絶縁物を介して容量素子を形成する。あるいは、対をなす画素電極のうちの一方の電極を、隣接する画素における対をなす画素電極のうちの一方の電極と接続し、対をなす画素電極のうちの他方の電極との間に絶縁物を介して容量素子を形成する。特に、前記容量素子を比抵抗が $10^{-10} \Omega \text{cm}$ 以上の絶縁物を介して形成する。

【0017】【手段2】前記液晶組成物の比抵抗を $10^{-10} \Omega \text{cm}$ 以上とする。望ましくは、前記容量素子を構成する絶縁物の比抵抗と誘電率の積が、液晶組成物の比抵抗と誘電率の積の値以上である部材を用いる。さらに、前記走査配線駆動手段から出力される駆動信号における1垂直走査期間を、前記容量素子を構成する絶縁物の比抵抗と誘電率の積で表わされる時定数よりも小さく設定することが望ましい。

【0018】【手段3】前記対をなす画素電極の短辺の

長さを、対をなす画素電極間の距離より短くする。また、二つ以上の非導電性構成部材を有し、かつそれらのうちの少なくとも一つの部材の誘電率が前記液晶組成物の誘電率よりも小さい部材を用いる。望ましくは、前記液晶組成物層に接する部材として、その誘電率が前記液晶組成物の誘電率よりも小さい部材を用いる。

#### 【0019】

【作用】前記第1の手段によれば、対をなす画素電極は液晶組成物層に対して主として基板界面に平行な電界を印加する構造を有しており、電極間の距離は従来の縦電界方式のアクティブマトリクス型液晶表示装置における相対向させた透明電極間の距離に比べて大きくとることができる。また、等価的な断面積は従来のものより小さく抑えることができる。したがって、本発明による対をなす画素電極間の電気抵抗は従来のアクティブマトリクス型液晶表示装置における相対向させた透明電極間の電気抵抗は桁違いに大きくすることができる。さらに、本発明による対をなす画素電極間の静電容量は容量素子と並列接続になり、電気抵抗も十分高い容量素子を実現できる。これにより、画素電極に蓄積された電荷を保持することが容易になり、従来より低い比抵抗の液晶組成物を用いることが可能になる。また、画素電極は歯状電極対に比べて単純な形状であるため、光の利用効率を向上させる。さらに、画素電極近傍において発生する基板界面に垂直な方向の電界成分を横電界成分に比べて小さく抑えることが可能になる。また、対をなす画素電極のうちの一方の電極を、隣接する画素における対をなす画素電極のうちの一方の電極と接続した場合には、従来のアクティブマトリクス型液晶表示装置における共通電極とは同等の作用をする。

【0020】前記第2の手段によれば、従来より低い比抵抗の液晶組成物を用いても画素電極に蓄積された電荷を保持するのに十分な電気抵抗を有する液晶組成物層を構成することが可能になり、さらに、1垂直走査期間内に画素電極に蓄積された電荷が漏れていくのを抑制することが可能になるため、画素電極の電圧変動を十分小さく抑えることが容易になる。

【0021】前記第3の手段によれば、液晶組成物層に電界が集中しやすくなるため、液晶組成物層に横電界を効率良く印加でき、画素電極近傍において発生する基板界面に垂直な方向の電界成分を横電界成分に比べて小さく抑えることが可能になる。

#### 【0022】

【実施例】以下、本発明の実施例を図面を用いて詳細に説明する。

【0023】〔実施例1〕図1(a)は本実施例におけるアクティブマトリクス型液晶表示装置の平面図の一部である。図1(b)は図1(a)のA-A'における断面図、図1(c)は図1(a)のB-B'における断面図である。基板として表面を研磨したガラス基板を2枚

用いた。図1(a)に示すように、一方の基板31上に走査配線10を互いに平行に配置し、膜厚約300nmの窒化シリコンからなるゲート絶縁膜13、アモルファスシリコンからなるチャネル層16を形成し、短冊状の第1の画素電極1および信号配線11をいずれも走査配線10と交差するような方向に配置した。これにより、走査配線10と信号配線11の各交点付近にアクティブ素子である薄膜トランジスタが形成される。第1の画素電極1と対をなすべき他方の画素電極は隣接する画素どうして接続し、ストライプ状の第2の画素電極2として図1(b)に示すように他方の基板32上に形成した。この第2の画素電極は従来のアクティブマトリクス型液晶表示装置における共通電極とほぼ同等の作用をする。これにより、第1の画素電極1と第2の画素電極2の間で液晶組成物層50に対して電界7が印加され、かつその方向が基板界面にほぼ平行な横電界方式が実現できる。対をなす画素電極1、2は従来の歯状電極対に比べて単純な形状であるため、光の利用効率は以下のようにになる。画素ピッチは水平方向(すなわち共通電極2の間隔)が80μm、垂直方向(すなわち走査配線10の間隔)が240μmである場合、各部の寸法を、第1の画素電極1の幅(短辺の長さ)は1μm、共通電極2の幅(短辺の長さ)は12μm、第1の画素電極1と第2の画素電極2の間の距離は23μmとして、第1の画素電極1および第2の画素電極2の短辺の長さをそれらの間の距離よりも短くすることができた。この時、光の利用効率を画素面積に占める有効表示面積と定義すると、50.3%になる。したがって、本実施例によるアクティブマトリクス型液晶表示装置の透過率は8.4%になった。容量素子12は、図1(c)に示すように、第1の画素電極1を走査配線10の上に27μmだけ伸ばしてゲート絶縁膜13を挟む構造として形成した。よって、この容量素子12の静電容量は約21.4fFになった。

【0024】さらに、この表面に保護膜としてエポキシ系の樹脂からなる透明な有機ポリマ14、15を積層し、ポリイミド系の樹脂からなる配向膜4を積層した。各基板上の配向膜4を、プレチルト角が約0.5度、両基板界面上のラビング方向8が互いにほぼ反平行で、かつ印加電界方向7とのなす角度が85度になるようにラビング処理を施した。両基板間に誘電率異方性が正でその値が4.5であり、複屈折が0.072(589nm、20℃)のネマチック液晶組成物50を挟んだ。これにより、第1の画素電極1と第2の画素電極2の間の静電容量は約2.14fFになった。一方の基板の外側には偏光板6をその偏光透過軸がラビング方向8にほぼ平行になるように配置し、他方の基板の外側には偏光板6をそれに直交するように配置した。これによりノーマークローズ特性を得る。各走査配線10および各信号配線11にはそ

れぞれ走査配線駆動用LSIおよび信号配線駆動用LSI 1 (図示せず) を接続した。第1の画素電極1に蓄積された電荷は、第1の画素電極1と第2の画素電極2の間の静電容量と容量素子12を並列接続した容量である約23.5 fFに蓄積されることになり、液晶組成物50の比抵抗が $5 \times 10^{10} \Omega \text{cm}$ であっても第1の画素電極1の電圧変動を抑制することができる。このため、画質劣化を防止することができた。

【0025】本実施例で用いた液晶組成物50は比誘電率6.7、比抵抗 $5 \times 10^{10} \Omega \text{cm}$ なる値を有し、また、容量素子12を構成する絶縁物として用いた窒化シリコンは比誘電率6.7、比抵抗 $5 \times 10^{10} \Omega \text{cm}$ なる値を有する。すなわち、液晶組成物50、容量素子12を構成する絶縁物ともその比抵抗は $10^{10} \Omega \text{cm}$ 以上であり、窒化シリコンの誘電率と比抵抗の積は約 $3 \times 10^{-4}$ 秒と液晶組成物50の誘電率と比抵抗の積約0.03秒より大きい。また、走査配線駆動用LSIから出力される駆動信号における1垂直走査期間は通常の液晶表示装置においては約16.6msであって、約 $3 \times 10^{-4}$ 秒よりはるかに小さいことを満たしている。このため、第1の画素電極1に蓄積された電荷が漏れていく時定数を十分大きくとることが可能になり、第1の画素電極1の電圧変動を十分小さく抑えることが容易になる。本実施例で用いた液晶組成物50は不純物によって汚染されにくい特性を有し、また、本実施例で用いた配向膜4は直流電荷が全く残留しない特性を有する。したがって、表示むらや残像などの画質劣化を防止することができた。

【0026】さらに、本実施例で用いた配向膜4は比誘電率3.4なる値を有する。すなわち、液晶組成物層50と接する非導電性部材である配向膜4は液晶組成物層50の比誘電率6.7より小さい比誘電率を有する。電磁気学の理論によれば電界は誘電率の高い部分に集中しやすい性質を有するため、配向膜4よりも液晶組成物層50に電界が集中しやすくなる。また、電界は電極表面に対して垂直な方向に出入りする性質を有するため、第1の画素電極1および第2の画素電極2の表面近傍では基板界面に垂直な方向の縦電界成分が発生する。しかし、第1の画素電極1と第2の画素電極2の間では電界はその連続性を保つように曲がって横電界を形成する。本実施例では、第1の画素電極1および第2の画素電極2の短辺の長さを第1の画素電極1と第2の画素電極2の間の距離よりも短くしたことにより、縦電界成分の領域よりも横電界成分の領域を大きくとることができる。これらのため、液晶組成物層50に電界が集中しやすくなって、液晶組成物層50に横電界を効率良く印加でき、第1の画素電極1および第2の画素電極2の近傍において発生する基板界面に垂直な方向の電界成分を横電界成分7に比べて小さく抑えることが可能になる。したがって、第1の画素電極1および第2の画素電極2の近傍において液晶分子が立ち上がることが抑えられるた

め、これによる光漏れを防止することができ、斜め方向から見たコントラスト比は100以上になった。

【0027】なお、本実施例ではガラス基板を用いたが、透明なプラスチック基板のようなものでもよく、また、どちらか一方の基板はシリコン基板のような不透明なものでも構わない。また、各配線の形状は図2に示す形状に限られる訳ではない。また、ゲート絶縁膜としては窒化シリコンだけでなく、酸化シリコンや酸化アルミ、酸化 tantalum、酸化チタンなどの絶縁物を用いてもよく、それらの積層物でも構わない。さらにその場合、使用した部材の誘電率や比抵抗は本実施例記載の数値でなくても本発明の要件を満たしていればよい。また、チャネル層としてはアモルファスシリコンだけでなく、多結晶シリコンやセレン化カドミウムなどの半導体を用いてもよく、アクティブ素子である薄膜トランジスタの個数は複数であっても構わない。また、各電極の寸法や距離は必ずしも本実施例の値を採用する必要はなく、アクティブマトリクス型液晶表示装置の画素ピッチや画面サイズに応じて寸法や距離を変えても構わない。また、保護膜は必ずしもエポキシ系の樹脂からなる透明な有機ポリマである必要はなく、配向膜も必ずしもポリイミド系の樹脂である必要はなく、これらの部材の誘電率や特性が本発明の要件を満たしていればよい。また、配向膜のプレチルト角やラビング角度も本実施例記載の数値でなくてもよく、部材によっては保護膜が配向膜を兼ねることも可能である。また、液晶組成物は本実施例記載の誘電率異方性や複屈折、比抵抗、比誘電率を有していなくても、比抵抗や誘電率が本発明の要件を満たしていればよい。さらに、液晶組成物分子の配向は、ホモジニアス配向、90°ツイスト配向あるいはホメオトロピック配向であってもよく、TNモード、GHモード、ECBモードなどの方式であっても構わない。また、ギャップも所望の特性が得られるように変えてよい。また、偏光板を配置する角度もラビング角度や液晶組成物分子の配向に応じて変えることができる。また、1垂直走査期間は約16.6msに限らず、本発明の要件を満たす範囲で変えても構わない。このように、本実施例は本発明を完全に制限するものではない。

【0028】〔比較例1〕従来の縦電界方式であるツイステッドネマチック(TN)方式を用いたアクティブマトリクス型液晶表示装置を第1の比較例とする。図4に示すように、この方式では、アクティブ素子を形成した基板31側に透明な画素電極1をマトリクス状に配置し、これに対向する基板32の表面に表示領域全面にわたる共通電極2'を形成している。ネマチック液晶組成物50および配向膜4の材料としては実施例1と同一の部材を用い、ギャップは7.3 $\mu\text{m}$ 、液晶分子のツイスト角は90度とした。

【0029】本比較例で用いた液晶組成物50の比抵抗は $5 \times 10^{10} \Omega \text{cm}$ であるため、縦電界方式のアクティブ

マトリクス型液晶表示装置に用いるには比抵抗が低い。このため、画素電極1に蓄積された電荷が漏れやすくなり、画素電極1の電圧変動を小さく抑えることが不可能になって、画質劣化が発生した。また、本比較例で用いた配向膜4のプレチルト角は約0.5度であるため、基板31および32の表面の断面構造のある部分で液晶分子の逆チルトや逆ツイストなどの配向不良ドメインが発生した。これによる光漏れによって斜め方向だけでなく正面から見たコントラスト比も10以下に低下した。

【0030】以上のように、従来のT-N方式のアクティブマトリクス型液晶表示装置では使用不可能な液晶組成物や配向膜材料も、本発明による実施例1では十分使用可能であり、液晶組成物や配向膜材料の選択の自由度が拡大する。

【0031】【比較例2】図5に示すような、従来の櫛状電極対を用いた横電界方式のアクティブマトリクス型液晶表示装置を第2の比較例とする。本比較例は、画素電極が櫛状電極対であることおよび容量素子を形成していないことを除いて実施例1と同一である。本方式では、電極の加工精度の点から最小寸法を4μm以下にすることが不可能であった。このため櫛状画素電極1、2の櫛歯に相当する部分の幅（短辺の長さ）を櫛歯どうしが噛み合う間隔（対をなす電極間の距離）と等しくすると、光の利用効率は15.2%と低下してしまい、本比較例のアクティブマトリクス型液晶表示装置の透過率は2.5%になった。また、櫛状画素電極1、2の近傍において発生する基板界面に垂直な方向の電界成分を横電界成分に比べて小さく抑えることが不可能になった。このため、斜め方向から見たコントラスト比が10以下に低下した。また、櫛状画素電極1、2に並列に容量素子を有しないため、櫛状画素電極1、2の電圧変動を抑えることが不可能であり、表示むらが発生した。

【0032】以上のように、従来の櫛状電極対を用いた場合には、本発明による実施例1に比べて、光の利用効率が低下して明るさが低下し、画素電極の電圧変動によって表示むらが発生し、斜め方向から見たコントラスト比が低下した。

【0033】【比較例3】本比較例は容量素子を構成する絶縁物の比抵抗が $5 \times 10^9 \Omega \text{cm}$ と低いこと以外は実施例1と同一である。この場合、容量素子12を構成する絶縁物の比抵抗と誘電率の積は約0.003秒（3ms）であり、液晶組成物層50の比抵抗と誘電率の積0.03秒より小さい。通常の液晶表示装置においては走査配線駆動用LSIから出力される駆動信号における1垂直走査期間は約16.6msであって、この1垂直走査期間を約3msより小さく設定すると走査配線駆動用LSIおよび信号配線駆動用LSIを通常の5倍以上の高速で動作するようにする必要があり、非常に高価なLSIを用いなければならないという問題が生じる。逆

に、走査配線駆動用LSIから出力される駆動信号における1垂直走査期間を約16.6msのままに設定すると、本比較例では、第1の画素電極1に並列に容量素子12を有していても、第1の画素電極1に蓄積された電荷が漏れていく時定数を十分大きくとることが不可能になる。このため、第1の画素電極1の電圧変動を十分小さく抑えることが不可能であり、表示むらが発生した。

【0034】【比較例4】本比較例は液晶組成物層の比抵抗が $5 \times 10^9 \Omega \text{cm}$ と低いこと以外は実施例1と同一である。この場合、第1の画素電極1に並列に容量素子12を有していても、液晶層の抵抗が小さいため、第1の画素電極1に蓄積された電荷が漏れていく時定数を十分大きくとることが不可能になる。このため、第1の画素電極1の電圧変動を十分小さく抑えることが不可能であり、表示むらが発生した。

【0035】【実施例2】本実施例の構成は下記の要件を除けば実施例1と同一である。

【0036】図6(a)は本実施例におけるアクティブマトリクス型液晶表示装置の平面図の一部である。図6(b)は図6(a)のA-A'における断面図、図6(c)は図6(a)のB-B'における断面図である。実施例1において画素電極1と走査配線10で窒化シリコンからなるゲート絶縁膜13を挟む構造であった容量素子12を、図6(c)に示すように、第1の画素電極1と第2の画素電極2で液晶組成物層50を挟む構造に変えた。本実施例では、容量素子12の静電容量を第1の画素電極1と第2の画素電極2の間の静電容量と完全に並列接続することが可能になるため、信号配線10の電圧変動の影響は第1の画素電極1に及ばなくなる。このため、第1の画素電極1の電圧変動をさらに抑えることができ、表示むらは発生しなかった。

【0037】本実施例におけるアクティブマトリクス型液晶表示装置でも画質劣化は発生せず、実施例1と同様の効果が得られた。

【0038】【実施例3】本実施例の構成は下記の要件を除けば実施例1と同一である。

【0039】一對の基板両方にそれぞれ配置していた電極群をすべて一方の基板上に形成した。図7(a)は本実施例におけるアクティブマトリクス型液晶表示装置の平面図の一部である。図7(b)は図7(a)のA-A'における断面図、図7(c)は図7(a)のB-B'における断面図である。アクティブ素子を形成した基板31上に第2の画素電極2を形成した。一般にホトマスクのアライメント精度は相対向する2枚の基板間のアライメント精度に比べて著しく高い。本実施例では4種の電極群のいずれをも一方の基板31上に形成することから、第1の画素電極1と第2の画素電極2の間のアライメントがホトマスクのみで行われるため、実施例1、2の場合に比べて両電極間のアライメントずれが小さく抑制される。これにより本実施例では、1枚のアクティブ



マトリクス型液晶表示装置内における第1の画素電極1と第2の画素電極2の間の静電容量のバラツキを抑えることができ、表示むらには全く発生しなかったまた、対向する基板32上には一切導電性部材は設けていない。したがって、本実施例の構成においては仮にアクティブマトリクス型液晶表示装置の製造工程中に導電性の異物が混入したとしても一方の基板上の電極と他方の基板上の電極の間の短絡の可能性がなく、これによる不良が発生しなかった。

【0040】本実施例においても画質劣化は発生せず、実施例1と同様の効果が得られた。

【実施例4】本実施例の構成は下記の要件を除けば実施例3と同一である。

【0041】図8(a)は本実施例におけるアクティブマトリクス型液晶表示装置の平面図の一部である。図8(b)は図8(a)のA-A'における断面図、図8(c)は図8(a)のB-B'における断面図である。実施例3における第2の画素電極に、アモルファスシリコンからなるチャンネル層16および共通配線22を設けてアクティブ素子を形成して接続し、第1の画素電極1と第2の画素電極2との間で電界7が印加される構成とした。すなわち、本実施例においては従来のアクティブマトリクス型液晶表示装置における共通電極に相当する電極は設けていない。対をなす画素電極1、2はそれぞれアクティブ素子に接続しているが、共通の走査配線10によって駆動されるため、第1の画素電極1と信号配線11間および第2の画素電極2と共通配線22間はそれぞれ同じにオン・オフのスイッチング動作をする。したがって、実質的に第1の画素電極1と第2の画素電極2、信号配線11と共通配線22はそれぞれ等価であり、画像信号は信号配線11を通して、共通配線22を通して、あるいは信号配線11と共通配線22に振り分けても供給することができる。

【0042】本実施例では、液晶組成物層から見て第1の画素電極1と第2の画素電極2は全く等価であるため、図8(c)に示すように、第2の画素電極2について走査配線10でゲート絶縁膜13を挟む構造として容量素子12を並列接続になるように形成した。このため容量素子12のサイズは実施例1、3に比べて1/2にすることができた。したがって、光の利用効率率は55.1%と実施例3に比べてさらに向上することができ、本実施例によるアクティブマトリクス型液晶表示装置の透過率は9.2%になった。

【0043】本実施例においても画質劣化は発生せず、実施例3と同様の効果が得られた。

【0044】

【発明の効果】以上説明したように、本発明によれば、

従来よりも液晶組成物の比抵抗が低くてもよいため、液晶組成物や配向膜材料の選択の自由度が広がる。よって、画素電極に蓄積された電荷を保持するのに十分な比抵抗を有していれば、低い光学しきい値電圧や適切な大ききの複屈折等を有し、かつ不純物によって汚染されにくい液晶組成物が使用可能になる。また、液晶組成物層の比抵抗を低下させやすい配向膜材料でも、適切なプレチルト角を発現し、かつ直流電荷の残留しにくい配向膜が使用可能になる。このため、表示むらや残像などの画質劣化を防止することができる。

【0045】また、電極間の距離が大きい短冊状の画素電極は櫛歯状電極対に比べて単純な形状であるため、光の利用効率を向上することが可能になる。このため、液晶表示装置の明るさを向上することができる。

【0046】さらに、液晶組成物層に横電界を効率良く印加できるため、画素電極近傍において発生する基板界面に垂直な方向の電界成分を横電界成分に比べて小さく抑えることが可能になる。このため、この部分での液晶分子の立上りによる光漏れが減少し、斜め方向から見たコントラスト比を向上することができる。

【図面の簡単な説明】

【図1】本発明の実施例1のアクティブマトリクス型液晶表示装置の説明図。

【図2】横電界方式の液晶表示装置における液晶分子の動作を示す図。

【図3】横電界方式の液晶表示装置における電気光学特性を示す図。

【図4】比較例1のアクティブマトリクス型液晶表示装置の説明図。

【図5】比較例2のアクティブマトリクス型液晶表示装置の説明図。

【図6】本発明の実施例2のアクティブマトリクス型液晶表示装置の説明図。

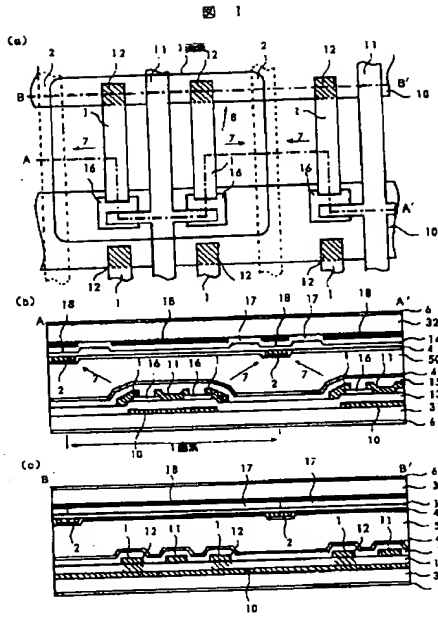
【図7】本発明の実施例3のアクティブマトリクス型液晶表示装置の説明図。

【図8】本発明の実施例4のアクティブマトリクス型液晶表示装置の説明図。

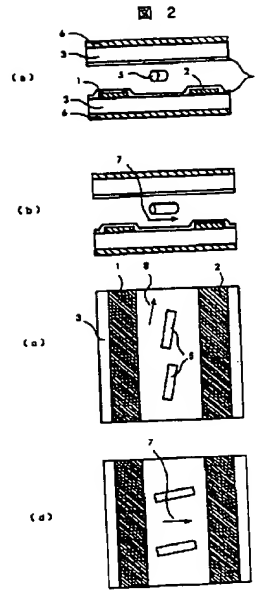
【符号の説明】

1…第1の画素電極、2…第2の画素電極、2'…共通電極、3…基板、4…配向膜、5…液晶分子、6…偏光板、7…印加電界の方向、8…界面上の液晶分子長軸配向方向(ラビング方向)、10…走査配線、11…信号配線、12…容量素子、13…ゲート絶縁膜、14、15…保護膜となる有機ポリマ、16…チャンネル層、17…カラーフィルタ、18…遮光層、22…共通配線、31、32…基板、50…液晶組成物層。

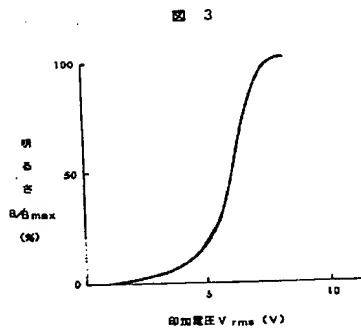
【図1】



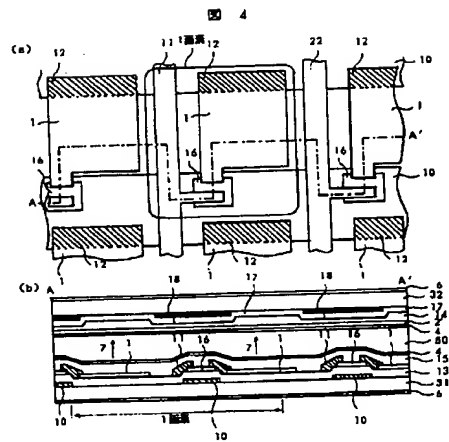
【図2】



【図3】



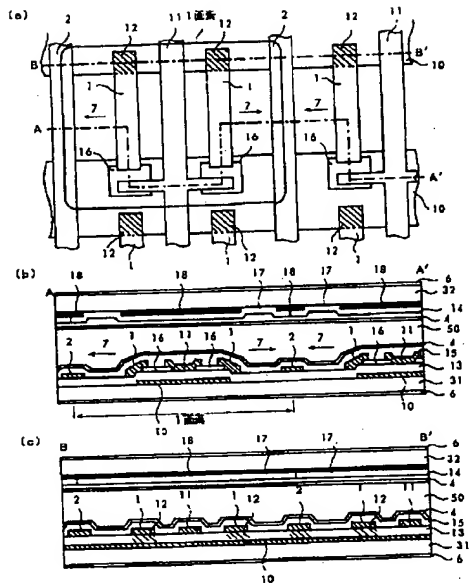
【図4】





【圖 7】

7



【図 8】

8

